

**Департамент образования и науки Приморского края  
краевое государственное бюджетное профессиональное образовательное учреждение  
«Колледж машиностроения и транспорта»**

**СОГЛАСОВАНО**

Председатель  
методической комиссии

**УТВЕРЖДАЮ**

Заместитель директора по  
учебно-производственной  
работе

«\_\_\_\_\_» \_\_\_\_\_ 2018

«\_\_\_\_\_» \_\_\_\_\_ 2018

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ**

к практическим работам по

**ОП.03 «Основы электроники и цифровой схемотехники»**

Владивосток  
2018

Методические указания разработаны в соответствии с рабочей программой **ОП.03 «Основы электроники и цифровой схемотехники»**, для обучающихся по профессии начального профессионального образования (далее – НПО) 230103.04 Наладчик аппаратного и программного обеспечения.

Практические работы предназначены для усвоения материала теоретических занятий, изучения устройства персонального компьютера, формирования умений в установке, настройке и ремонте персональных компьютеров, серверов и компьютерной оргтехники.

Выполнение лабораторной работы включает три этапа:

1. Сбор данных;
2. Оформление отчета;
3. Защита лабораторной работы.

### **1. Сбор данных (согласно инструкции по выполнению работы).**

Инструкция по выполнению работы включает следующие разделы: № лабораторной работы, тему, цель, оборудование, порядок выполнения.

Сбор данных выполняется в следующем порядке:

- изучается инструкция по выполнению работы;
- уясняется цель работы и последовательность действий;
- уточняются у преподавателя непонятные моменты;
- подготавливаются необходимые таблицы;
- выполняются действия согласно пунктам раздела «Порядок выполнения...». Основные действия и выводы конспектируются.

### **2. Оформление отчета.**

Отчет оформляется в тетрадах. Отчет по каждой работе должен включать разделы:

1. № лабораторной работы (*см. инструкцию по выполнению работ*);
2. Название работы (*см. инструкцию по выполнению работ*);
3. Цель работы (*см. инструкцию по выполнению работ*);
4. Оборудование (используемое в данной работе);
5. Ход работы (упорядоченное изложение хода выполнения работы, выводы и данные по пунктам, заполненные таблицы).

### **3. Защита лабораторной работы.**

Для защиты лабораторной работы обучающийся должен:

- представлять цель и порядок выполнения работы;
  - изучить практический и теоретический материал согласно вопросам к защите;
- ответить на вопросы к защите и дополнительные вопросы по данной теме.

## ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

Лабораторные работы по дисциплине «Основы электроники и цифровой схемотехники» предусмотрены рабочей программой для обучающихся по профессии начального профессионального образования (далее НПО) 230103.04 Наладчик аппаратного и программного обеспечения и призваны способствовать более глубокому закреплению теоретического материала и развитию навыков моделирования в среде Electronics Workbench v. 5.12.

Компьютерный лабораторный практикум представляет собой руководство для выполнения лабораторных работ в виртуальной среде, с использованием персонального компьютера и программного обеспечения Electronics Workbench фирмы Interactive Image Technologies.

Данный лабораторный практикум предназначен обучающимся, изучающих схемотехнику. То обстоятельство, что лабораторные работы выполняются не на реальных макетах, а в виртуальной среде, имеет как недостатки, так и преимущества.

Преимуществом виртуальной компьютерной лаборатории является большая свобода в выборе схем и их элементов для исследования – схема «собирается» на экране компьютера и параметры ее можно легко и многократно изменять. Кроме того, «неограниченное» число амперметров и вольтметров позволяет одновременно измерять напряжения и токи в различных точках схемы, как на постоянном, так и на переменном токе (в реальных схемах такая свобода ограничена возможностями макета). За время, отведенное для выполнения лабораторной работы, студент имеет возможность исследовать значительно больше вариантов схем и устройств, чем в случае использования реального макета.

## СХЕМОТЕХНИКА В ELECTRONICS WORKBENCH

Компьютерное моделирование является альтернативой экспериментальным исследованиям электронных устройств и всё шире применяется на практике.

Оно имеет ряд преимуществ перед экспериментальным исследованием:

- стоимость моделирования на компьютере значительно ниже стоимости экспериментального исследования;
- возможно масштабирование реального времени протекания процесса и др.

Особое место среди программ схемотехнического моделирования имеют программы, заменяющие измерительную установку, на которой проводится исследование макета электронной схемы.

Такой программой является Electronics Workbench, в ней на экране отображаются измерительные приборы с органами управления, максимально приближенными к действительности. Эти программы называются интеллектуальными, так как в них можно даже не указывать задачи исследования. Модель строится так, что по набору приборов, включенных в измерительную схему, программа сама выполнит необходимые действия.

В методических указаниях изложены основы применения Electronics Workbench 5.12 для исследования типовых цифровых элементов и устройств на их основе, приводятся задания для лабораторных работ по схемотехнике.

### 1. ОПИСАНИЕ ELECTRONICS WORKBENCH

#### 1.1. Среда моделирования

После загрузки Electronics Workbench на экране появляется окно, содержащее рабочее поле, выше которого расположены:

- строка меню;
- панели: стандартная, компонентов и инструментов.

Исследуемая схема собирается на рабочем поле из имеющихся компонентов и приборов при одновременном использовании мыши и клавиатуры.

Назначение пунктов меню:

File – используется для операций с файлами;

Edit - используется для редактирования изображения на экране, позволяет скопировать выделенный фрагмент схемы в буфер обмена;

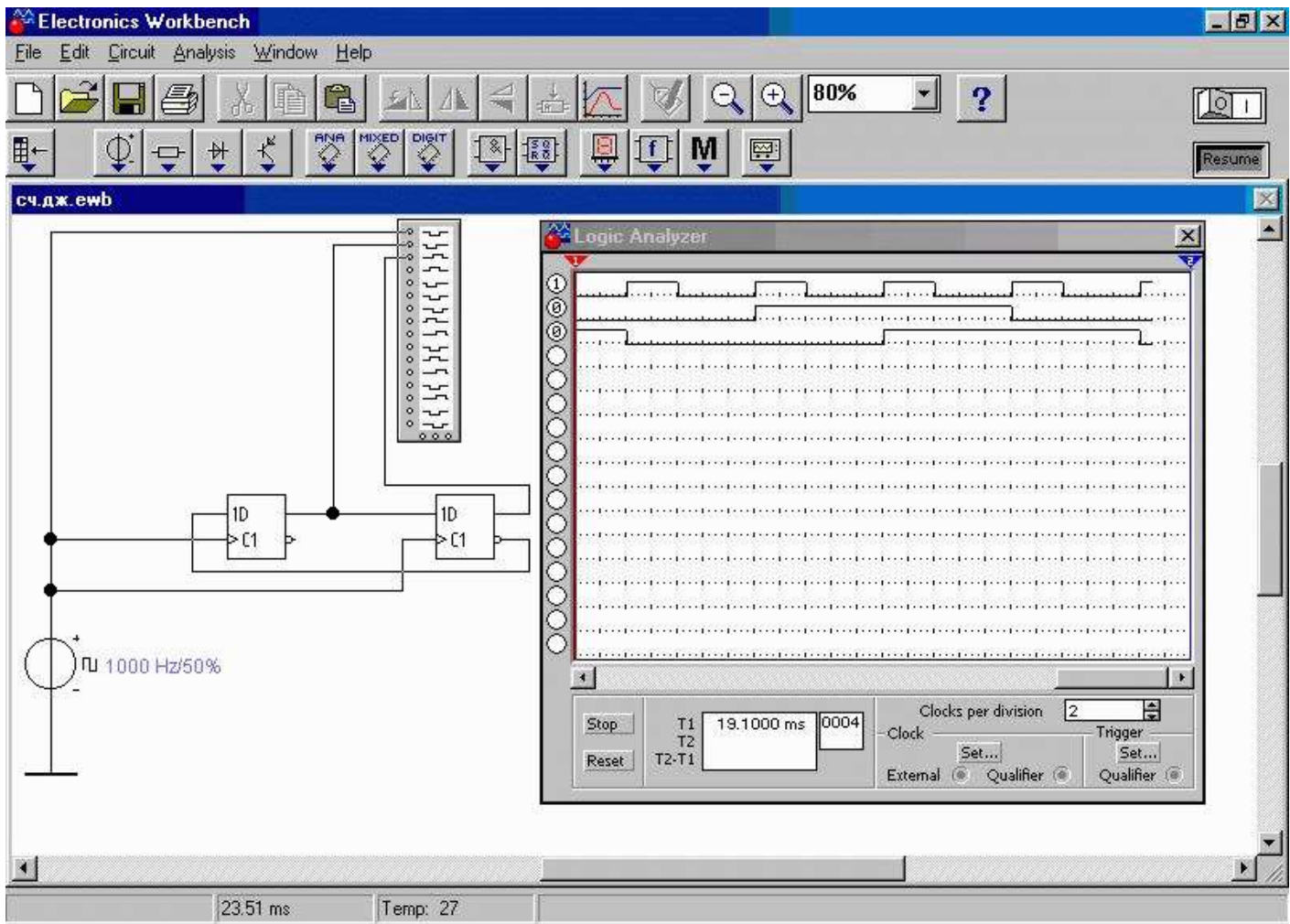
Circuit – используется для операций с выделенными частями схемы;

Analysis – используется для управления моделированием исследуемой схемы;

Window – используется для операций с окном Electronics Workbench.

Кнопки стандартной панели инструментов дублируют часть команд меню.

Кнопки панели компонентов объединены в группы, имеющие следующее назначение (по порядку, как показано на рисунке):



- набор наиболее часто используемых и формируемых пользователем элементов;
- основные дискретные аналоговые компоненты;
- интегральные микросхемы;
- логические и цифровые элементы;
- индикаторы, специальные и дополнительные элементы;
- измерительные приборы.

## 1.2. Компоненты

В методических указаниях рассматриваются только компоненты, используемые при проведении цикла лабораторных работ.

### 1.2.1. Источники (Sources)

- кнопка выбора группы.
- земля (Ground) – нулевая потенциальная точка.
- генератор прямоугольных импульсов (Clock). Параметрами являются частота, амплитуда, скважность (Duty cycle) – отношение длительности импульса к частоте следования.

### 1.2.2. Пассивные компоненты (Basic)

- кнопка выбора группы.
- соединительный узел (Connector), обозначаемый точкой. Используется для создания

электрического соединения в схеме. От коннектора может отходить до четырёх соединений под углом 90 градусов относительно друг друга.

- переключатель (Switch) – связывается с клавишей на клавиатуре, нажатием которой в процессе моделирования осуществляется переключение ключа.
- резистор, подключенный одним выводом к источнику постоянного напряжения (Pull-Up Resistor). Задаётся сопротивлением (R) и напряжением (V). Используется в схеме для задания сигнала логической единицы.

### 1.2.3. Логические элементы

- кнопка выбора группы.
- 2И (2-Input AND Gate).
- 2ИЛИ (2-Input OR Gate).
- НЕ (NOT Gate).
- 2ИЛИ-НЕ (2-Input NOR Gate).
- 2И-НЕ (2-Input NAND Gate).

### 1.2.4. Цифровые узлы (Digital)

- кнопка выбора группы.
- кнопка выбора дешифраторов-демультиплекторов.
- асинхронный RS-триггер (RS Flip-Flop).
- синхронный JK-триггер с прямыми асинхронными R и S входами (JK Flip-Flop With Active High Asynch Inputs).
- синхронный JK-триггер с инверсными асинхронными R и S входами (JK Flip-Flop With Active Low Asynch Inputs).
- синхронный D-триггер (D Flip-Flop).
- синхронный D-триггер с инверсными асинхронными R и S входами (D Flip-Flop With Active Low Asynch Inputs).

### 1.2.5. Индикаторы (Indicators)

- кнопка выбора группы.
- логический пробник (Red Probe). Светится красным светом, если на него подаётся сигнал с уровнем логической единицы. В окне Свойств цвет может быть изменён на зелёный (Green) или синий (Blue).
- семисегментный индикатор с дешифратором (Decoded Seven-Segment Display), отображает шестнадцатеричные эквиваленты двоичного кода.

### 1.2.6. Измерительные приборы (Instruments)

- кнопка выбора группы.
- генератор слов, используется для формирования последовательностей двоичных 16-ти разрядных слов. На схему выводится уменьшенное изображение генератора слов (Рис. 2). Двойным щелчком по уменьшенному изображению открывается расширенное изображение генератора слов (Рис. 3). Генератор слов подключается к схеме с помощью выводов на его уменьшенном изображении. Значения слов могут задаваться в левом окне в шестнадцатеричном виде расширенного изображения генератора, в двоичном виде в окне Binary, в виде ASCII кодов в окне ASCII. В секции Address выводятся: номер редактируемого слова, текущего слова, адреса начальной и

конечной ячейки.

Генератор слов может формировать последовательности в пошаговом, пакетном и циклическом режимах, которые задаются соответственно кнопками Step(шаг), Burst (пакет) и Cycle (цикл). Возможно задание точки остановки кнопкой Breakpoint. Кнопка Pattern открывает окно, позволяющее очистить буфер выводимых данных, загрузить данные из файла, сохранить их в файле с расширением .db, заполнить его комбинациями, возрастающими на 1 от 0, убывающими на 1 от FFFF, комбинациями со сдвигом 1 влево и вправо.

- логический анализатор (Logic Analyzer).

Анализатор имеет две визирные линейки 1 и 2, точные значения времени T1 и T2, а также интервала T2-T1 отображаются в окне анализатора.

Синхронизация анализатора может быть внутренней (Internal) или внешней (External). Клеммы для внешней синхронизации находятся внизу изображения анализатора. Параметры синхронизации задаются в меню, вызываемом кнопками Set.

## 2. МОДЕЛИРОВАНИЕ СХЕМ

Перед анализом работы схемы выполняется её построение и подключение индикаторов или измерительных приборов. Анализ работы начинается после нажатия выключателя в правом верхнем углу окна программы (рис.1).

### 2.1. Построение и редактирование схем

Элементы схем, после их выбора из соответствующей группы элементов, переносятся в нужное место на рабочее поле мышкой с нажатой левой кнопкой. Связи между выводами элементов также устанавливаются мышкой с нажатой левой кнопкой. После установления связи её положение может быть отредактировано после выделения мышкой. Цвет проводника можно изменить в окне его свойств, открываемом двойным щелчком на изображении проводника. Связь может быть установлена также между выводом элемента и проводником (соединением), иногда для установления соединения может потребоваться дополнительная промежуточная точка (соединитель), которая находится в группе компонентов Basic.

Элемент схем может быть выделен щелчком левой кнопки мыши, его цвет меняется на красный. Выделенный элемент можно копировать, удалить. Можно изменять его положение через меню Circuit, кнопки стандартной панели инструментов, а также через контекстное меню, открываемое нажатием правой клавиши мыши. Элемент можно вращать и разворачивать по горизонтальной и вертикальной осям. Через меню Circuit и контекстное меню можно открыть окно свойств Component Properties выделенного элемента. Это можно сделать также двойным щелчком левой кнопки мыши по элементу. Окно свойств позволяет редактировать значения свойств выделенного элемента. Выделенный элемент можно перемещать мышкой с нажатой левой кнопкой, связи между элементами при этом сохраняются.

Можно выделять группу элементов, находящихся в прямоугольной области, которая определяется мышкой с нажатой левой кнопкой. Выделенную группу можно копировать, удалять, перемещать мышкой, вращать элементы группы.

Можно копировать фрагмент схемы как точечный рисунок командой Copy as Bitmap в меню Edit, копирование выполняется после выбора команды выделением мышью области копирования.

После того, как схема построена, можно вставить в нее дополнительные компоненты. Для этого нужно мышью переместить компонент в требуемую точку схемы и, поместив его над проводником, отпустить кнопку мыши. Компонент автоматически вставится в цепь.

Для подключения прибора к схеме нужно мышью перетащить прибор с панели инструментов на рабочее поле и подключить выводы прибора к исследуемым точкам.

## 2.2. Эксперименты над цифровыми схемами

При исследовании схем используются рассмотренные в разделе 1.2. элементы и приборы. В зависимости от задания схема либо собирается из перечисленных элементов и приборов, либо используется готовая из файла.

Эксперименты проводятся при пошаговом формировании сигналов и фиксации результатов с помощью логических пробников или семисегментного индикатора, или при формировании входных сигналов генератором и фиксацией результатов с помощью логического анализатора.



## **Практическая работа №1**

**Тема:** Моделирование логических схем.

**Цель:** Ознакомиться с основными приемами создания виртуальных электронных схем, Научиться подключать измерительные приборы и интерпретировать полученные результаты, Ознакомиться с основными правилами работы в программе моделирования Electronics Workbench v.5.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### **Ход работы**

Под машинным моделированием электронной схемы понимается метод исследования, основанный на замене оригинала электронной схемы её виртуальной моделью (созданной только на экране компьютера) и работа с ней вместо объекта.

- 1 Запустить программу Electronics Workbench v.5 (далее EWB).
- 2 Ознакомиться с поиском и выбором необходимых радиоэлементов.
- 3 Разместить элементы на рабочем пространстве окна схемы.
- 4 Соединить элементы проводами.
- 5 Подключить необходимые измерительные приборы.
- 6 Установить требуемые параметры элементов и измерений.
- 7 Активировать схему (запустить) и рассмотреть полученные результаты.

### **Контрольные вопросы**

1. Что такое моделирование схем?
2. Как производится размещение радиоэлементов на рабочем поле программы EWB?
3. Какие измерительные приборы используются в программе EWB?

## Практическая работа №2

**Тема:** Построение схем функции проводимости.

**Цель:** Ознакомиться с основными приемами создания виртуальных электронных схем, Научиться подключать измерительные приборы и интерпретировать полученные результаты, Ознакомиться с основными правилами работы в программе моделирования Electronics Workbench v.5.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### Ход работы

Для построения элементов КМОП технологии используются комплементарные МОП-транзисторы, т.е. транзисторы с разным типом проводимости, причем основными являются транзисторы n-типа, а транзисторы p-типа используются в качестве динамической нагрузки. Использование КМОП - схем позволяет снизить потребляемую мощность, повысить быстродействие и помехоустойчивость, однако это достигается за счет увеличения площади занимаемой на кристалле и усложнения технологии производства.

#### 1. Логический элемент НЕ (инвертор).

Инвертор представляет собой элемент, с помощью которого реализуется логическая функция НЕ, т.е. при поступлении на вход логической единицы на выходе образуется логический ноль, а при поступлении на вход логического нуля на выходе образуется логическая единица. Результат схемотехнического моделирования и таблица истинности данного элемента представлены на рис.8.

Принцип работы этой схемы заключается в следующем. При поступлении на вход (In) напряжения логической единицы транзистор VT1 открывается, а VT2 закрывается, напряжение на выходе (Out) падает до величины логического нуля (см. осциллограмму на рис. 8).

При подаче на вход схемы напряжения логического нуля транзистор VT1 закрывается, а транзистор VT2 открывается, на VT1 возникает падение напряжения и напряжение на выходе начинает возрастать до величины логической единицы.

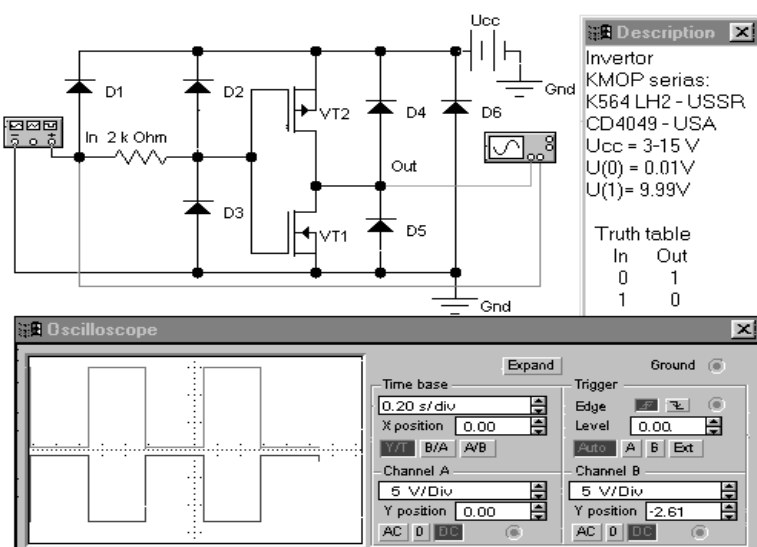
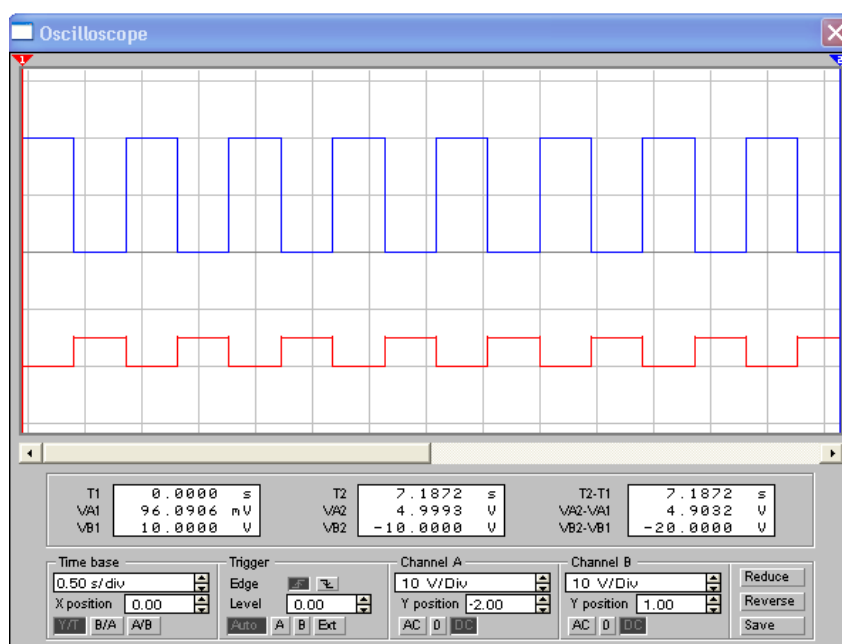
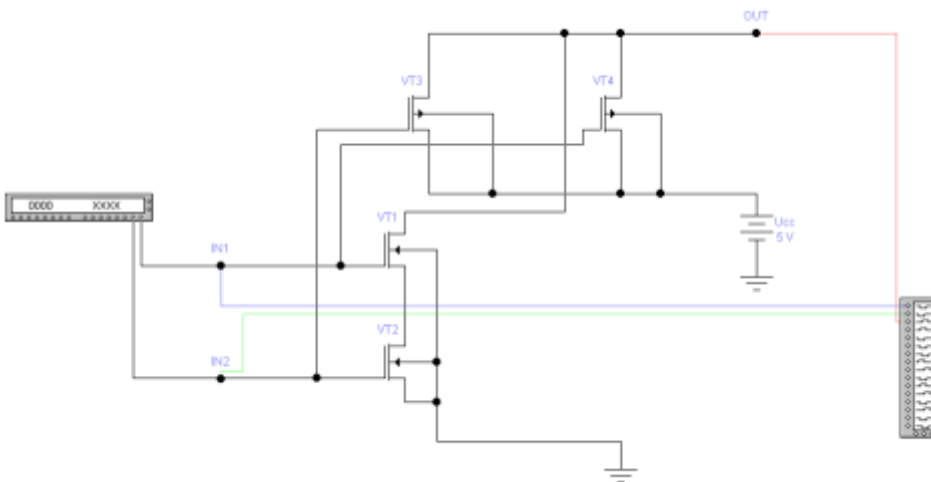


Рис.8. Принципиальная схема элемента НЕ по КМОП технологии

## 2. Логический элемент И-НЕ (умножение с инверсией).

### *Теоретическая часть.*

Схема И-НЕ представляет собой элемент, который при поступлении на все входы напряжения логической единицы выдает на выходе напряжение логического нуля, в противном случае на выходе будет логическая единица. Схема И-НЕ на два входа представлена на рис.9. Рассмотрим принцип работы данного элемента. При поступлении хотя бы на один из входов напряжения логического нуля один из входных транзисторов (VT1 или VT2) закрывается, на нем образуется падение напряжения, а один из нагрузочных транзисторов (VT3 или VT4) открывается, в итоге на выходе образуется напряжение логической единицы. При поступлении на оба входа напряжения логической единицы, оба транзистора VT1 и VT2 открываются, а транзисторы VT3 и VT4 закрываются, и выход оказывается, подключен к "земле", на выходе действует напряжение логического нуля.



### 3. Логический элемент ИЛИ-НЕ (сложение с инверсией).

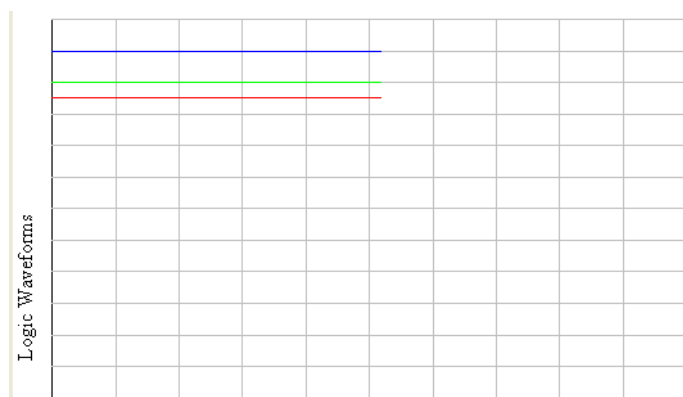
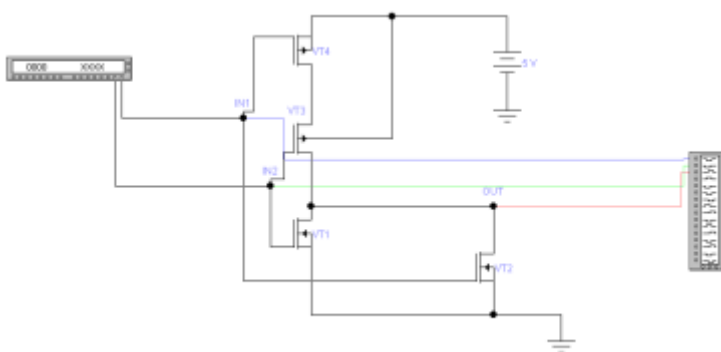
#### Теоретическая часть.

Схема ИЛИ-НЕ представляет собой элемент, который при поступлении хотя бы на один его из входов напряжения логической единицы выдает на выходе логический ноль, в противном случае на выходе схемы ИЛИ-НЕ будет логическая единица.

Ячейка ИЛИ-НЕ на два входа представлена на рис. 10.

Рассмотрим принцип работы данного элемента. При поступлении напряжения логической единицы на один из входов схемы, один из входных транзисторов (VT1 или VT2) открывается, а соответствующий ему нагрузочный транзистор (VT3 или VT4) закрывается, в результате выход оказывается подключенным к "земле", т.е. на выходе образуется логический ноль. При поступлении на оба входа схемы напряжения логического нуля, транзисторы VT1 и VT2 закрываются, а нагрузочные транзисторы наоборот открываются, в результате на закрытых транзисторах образуется падение напряжения и на выход схемы поступает напряжение логической единицы. На логическом анализаторе представлены эпюры напряжений на входах и выходе схемы, иллюстрирующие работоспособность данного элемента, на этом же рисунке представлена таблица истинности элемента ИЛИ-НЕ.

Рассмотрим принцип работы данного элемента. При поступлении напряжения логической единицы на один из входов схемы, один из входных транзисторов (VT1 или VT2) открывается, а соответствующий ему нагрузочный транзистор (VT3 или VT4) закрывается, в результате выход оказывается подключенным к "земле", т.е. на выходе образуется логический ноль. При поступлении на оба входа схемы напряжения логического нуля, транзисторы VT1 и VT2 закрываются, а нагрузочные транзисторы наоборот открываются, в результате на закрытых транзисторах образуется падение напряжения и на выход схемы поступает напряжение логической единицы. На логическом анализаторе (см. рис. 10.) представлены эпюры напряжений на входах и выходе схемы, иллюстрирующие работоспособность данного элемента, на этом же рисунке представлена таблица истинности элемента ИЛИ-НЕ.



### Практическая работа № 3

**Тема:** Изучение работы дешифратора.

**Цель:** Исследование работы различных схем дешифраторов/шифраторов как в статическом, так и в динамическом режимах с применением современных контрольно-измерительных приборов.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

#### Ход работы

1. Используя лог. конвертер, синтезировать логическую схему для дешифрации сегмента "а" (на входы ABC подавать трехразрядный двоичный код).
2. Аналогичным способом синтезировать лог. схемы для остальных сегментов : b,c,d,e,f,g .
3. Подать с WORD-генератора на входы ABC всех лог. схем ( впараллель) 3- разрядный дв. код. Семь выходов подсоединить к соответствующим сегментам индикатора.
4. Для компактности каждую логическую схему (схему "а", схему "b" и т.д.) оформить в виде модуля (упаковать).
5. Проверить работу полученной схемы 7-сегм. дешифратора, подавая на входы поочередно двоичные коды всех цифр от 0 до 7.

#### Задание 3.

1. Синтезировать 7-сегм. ДШ для чисел от 0 до F ( т.е.0123456789ABCDEF).

#### Задание 4.

Синтезировать двухканальный цифровой переключатель в базе И-НЕ.

1. Схему синтезировать вручную, не прибегая к помощи лог. конвертера.
2. В качестве источника сигналов использовать WORD-генератор. Для контроля выходного сигнала использовать осциллограф.

#### Задание 5.

Собрать и проанализировать работу схемы шифратора 74148 .

1. В качестве комплекта компонентов использовать файл cod148.ewb.
2. Используя табл. истинности (кн.Help), разобраться с функциональным назначением и работой ИС 74148.
3. Продумать схему включения ИС, собрать схему с использованием предлагаемого комплекта компонентов.
4. Включить схему, проанализировать ее работу.

#### Задание 6.

Собрать и проанализировать работу схемы шифратора 74147 (файл cod147).

#### Задание 7.

Собрать и проанализировать работу схемы дешифратора 74154 (файл dec154).

#### Контрольные вопросы

4. Какую цифровую схему (устройство) называют комбинационной и почему?
5. Какие из перечисленных цифровых устройств являются комбинационными: триггер, логический элемент ИЛИ-НЕ, дешифратор, двоичный счетчик?
6. Обладают ли цифровые устройства комбинационного типа свойством памяти? И почему?
7. Основное функциональное назначение шифратора? Дешифратора? Мультиплексора? Демультимплексора?

## **Практическая работа № 4**

**Тема:** Изучение принципа работы мультиплексора и сумматора.

**Цель:** Ознакомиться с основными приемами создания виртуальных электронных схем, Научиться подключать измерительные приборы и интерпретировать полученные результаты, Ознакомиться с основными правилами работы в программе моделирования Electronics Workbench v.5.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### **Ход работы**

## **Практическая работа № 5**

**Тема:** Изучение принципа работы RS триггеров.

**Цель:** Исследование работы различных схем триггеров как в статическом, так и в динамическом режимах с применением современных контрольно-измерительных приборов.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### **Ход работы**

Задание 1.

Исследовать работу схемы RS-триггера.

1. Схема включения.
2. Таблица истинности.

*Примечание.* Для построения схемы использовать логические элементы И-НЕ (1-й вариант) и RS- триггер в интегральном исполнении (2-й вариант).

Включить схему, проверить правильность работы триггера по таблице истинности.

В качестве источников входных сигналов использовать ключи (тумблеры), а выходные сигналы контролировать с помощью лог.пробников, взятых из библиотеки EWB.

### **Контрольные вопросы**

1. Чем отличаются асинхронные триггеры от синхронных?
2. Сколько входов (выходов) может быть у триггера? Их назначение?
3. Обладают ли триггеры свойством памяти? Если да, то в чем это проявляется?
4. Чем отличается RS-триггер от JK- триггера?
5. Какой из перечисленных триггеров одноходовой: RS-, JK-, T-, D -триггер?
6. Какой из вышеперечисленных триггеров называется счетным и почему?
7. Что такое запрещенная комбинация сигналов, и у какого из вышеперечисленных триггеров она существует?
8. RS-триггер управляется каким-то одним сигналом, или комбинацией нескольких ?

## Практическая работа № 6

**Тема:** Изучение принципа работы Т и D триггеров.

**Цель:** Исследование работы различных схем триггеров как в статическом, так и в динамическом режимах с применением современных контрольно-измерительных приборов.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### Ход работы

Задание 1.

Исследовать работу схемы D-триггера, построенного на ЛЭ, со статическим управлением.

1. Схема включения.
2. Работа в пошаговом режиме. Таблица истинности.

Задание 2.

Исследовать работу схемы D-триггера, построенного на ИС.

1. Схема включения.
2. Работа в динамическом режиме.
3. Т-триггер на основе D- триггера.

*Примечание.* В качестве источников входных сигналов использовать WORD-генератор. Использовать логический анализатор для контроля выходных сигналов.

Задание 3.

Исследовать работу схемы двухступенчатого D-триггера, построенного на ИС.

1. Схема включения.
2. Работа в динамическом режиме.

*Примечание.* В качестве источников входных сигналов использовать WORD-генератор. Использовать логический анализатор для контроля выходных сигналов.

### Контрольные вопросы

1. Чем отличаются асинхронные триггеры от синхронных?
2. Сколько входов (выходов) может быть у триггера? Их назначение?
3. Обладают ли триггеры свойством памяти? Если да, то в чем это проявляется?
4. Чем отличается RS-триггер от JK- триггера?
5. Какой из перечисленных триггеров одноходовой: RS-, JK-, T-, D -триггер?
6. Какой из вышеперечисленных триггеров называется счетным и почему?
7. Почему D-триггер так называется? Его основное функциональное назначение?
8. Какой из известных вам триггеров может быть использован в качестве ячейки памяти на 1 бит информации?
9. Какой из известных вам триггеров самый универсальный? Приведите примеры его модификации.



## Практическая работа № 7

**Тема:** Изучение принципов работы и способов включения JK - триггера.

**Цель:** Исследование работы различных схем триггеров как в статическом, так и в динамическом режимах с применением современных контрольно-измерительных приборов.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### Ход работы

Задание 1.

Исследовать работу схемы JK-триггера, построенного на ИС.

1. Схема включения.
2. Режимы работы: счетный, установка в 1, сброс в 0.

*Примечание.* Использовать двухлучевой осциллограф для контроля выходных сигналов.

Задание 2.

Исследовать работу схемы JK-триггера, включенного как D-триггер.

1. Схема включения.
2. Работа в динамическом режиме.

*Примечание.* Использовать: логический анализатор, генератор 1сек., логический пробник.

### Контрольные вопросы

1. Чем отличаются асинхронные триггеры от синхронных?
2. Сколько входов (выходов) может быть у триггера? Их назначение?
3. Обладают ли триггеры свойством памяти? Если да, то в чем это проявляется?
4. Чем отличается RS-триггер от JK- триггера?
5. Какой из перечисленных триггеров одноходовой: RS-, JK-, T-, D -триггер?
6. Какой из вышеперечисленных триггеров называется счетным и почему?
7. Что такое запрещенная комбинация сигналов, и у какого из вышеперечисленных триггеров она существует?
8. Чем отличаются комбинационные схемы от последовательностных? На основе каких элементов строятся схемы первого типа, и на основе каких – второго? Какие из них обладают свойством памяти?
9. Какой сигнал подается на вход синхронизации (Clock) любого триггера?
10. Какой триггер при каждом поступлении очередного входного импульса переключается в противоположное состояние?

## **Практическая работа № 8**

**Тема:** Изучение принципа работы регистров параллельного и последовательного действия.

**Цель:** Исследование работы регистров памяти и регистров сдвига, а также принципов их построения.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### **Ход работы**

Задание 1.

4-разрядный регистр памяти.

1. Построить 4-разрядный регистр памяти на D-триггерах.
2. Проверить его работу с использованием логических пробников.

Задание 2.

5- разрядный сдвиговый регистр.

1. Построить 5- разрядный сдвиговый регистр на D-триггерах.
2. Проверить его работу с использованием логических пробников.

Задание 3.

4-разрядный параллельный сдвиговый регистр SN74195.

1. Схема включения.
2. Режимы работы.

*Примечание:* Для проверки правильности работы ИС использовать WORD-генератор и 7-сегментный индикатор.

### **Контрольные вопросы**

1. Что такое регистр? Его функциональное назначение?
2. Чем отличается регистр памяти от регистра сдвига?
3. Что является основой (какие элементы) для построения регистров?
4. Обладают ли регистра сдвига памятью?

## **Практическая работа № 9**

**Тема:** Изучение принципа работы счетчика.

**Цель:** Исследование работы различных схем счетчиков как в статическом, так и в динамическом режимах с применением современных контрольно-измерительных приборов.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### **Ход работы**

Задание 1.

Изучить работу логического анализатора, имеющегося в программном пакете EWB.

1. Два режима: суммирующий и вычитающий.
2. Настройки ЛА.
3. Считывание выходного кода счетчика по временным диаграммам.

Задание 2.

Асинхронный двоичный счетчик на 16.

1. Схема включения ИС SN7493.
2. Режим суммирования.
3. Выходной код.

Задание 3.

Асинхронный двоичный счетчик на 10.

1. Схема включения ИС SN7490.
2. Режим суммирования.
3. Выходной код.
4. Временные диаграммы.

### **Контрольные вопросы**

1. Чем отличается синхронный счетчик от асинхронного?
2. Почему синхронный счетчик так называется?
3. Какой счетчик, синхронный или асинхронный, более быстродействующий и почему?
4. По каким техническим параметрам сравнивают счетчики?
5. На основе чего (каких элементов) строятся счетчики?
6. Какого типа триггеры используются в счетчиках?
7. Достоинства и недостатки асинхронных счетчиков, синхронных счетчиков?
8. Сколько триггеров требуется для построения двоичного счетчика на 16?
9. Чем отличается вычитающий счетчик от суммирующего?
10. Может ли счетчик работать в качестве делителя частоты?

## Практическая работа № 10

**Тема:** Изучение режимов работы ОЗУ.

**Цель:** Исследование работы схем памяти (статическое ОЗУ и ПЗУ), а также принципов их построения.

**Оборудование:** персональный компьютер, Программа Electronics Workbench – система моделирования и анализа электронных схем.

### Ход работы

Задание 1.

Оперативное запоминающее устройство статического типа.

*Замечание:* Предварительно, используя предлагаемый тренинг, исследовать работу схем Z-буфера, Z-индикатора, 1-разрядной ячейки памяти на статических элементах.

### Тренинг:

1. Работа Z-индикатора. Как он различает 3 лог. состояния? Каких именно?

2. Работа Z-буфера. Функциональное назначение? Управление?

3. 1-разрядная яч. памяти (ОЗУ), схема управления. Работа яч. памяти в режиме Запись, Чтение.

### Задание:

1. Создать модуль ОЗУ (RAM) ёмкостью три 3-разрядных слова. Т.е., модуль ОЗУ должен содержать 3 трёхразрядных яч. памяти (M1, M2, M3).

В качестве элементарной ячейки памяти на 1 бит использовать D-триггер с 3-мя состояниями на выходе. Для получения 3-го сост-я на выходе D-триггера использовать Z-буфер. Модуль ОЗУ должен содержать запоминающую матрицу (3 на 3) тристабильных D-триггеров и схемы управления на логических элементах. Дешифратор адреса (для выбора нужной яч. памяти) использовать внешний, напр. dec 24.

2. Созданную схему упаковать в виде подсхемы (микромодуля).

Для отладки схемы модуля ОЗУ рекомендуется использовать вспомогательные устройства: 1) счётчик адреса (модуль cnt 4 с индикатором). Адрес яч. памяти задаётся с помощью клавиши А;

2) клавишный регистр-источник данных (модуль 123 с Z-буф.) для записи в память 3-разрядных двоичных слов;

Для индикации считываемых из памяти данных рекомендуется использовать светодиоды (из библиотеки EWB).

Для индикации третьего состояния ШД рекомендуется использовать Z-индикатор.

3. Продемонстрировать (по шагам) работу созданного модуля ОЗУ в двух режимах:

- 1) Запись данных в ОЗУ;
- 2) Чтение данных из ОЗУ;

4. Записать в ячейки памяти с номерами 1, 2, 3 последовательно три двоичных слова: 001, 010, 011. Перейти в режим чтения и убедиться, что информация записалась правильно.

### Контрольные вопросы

1. Чем статическая память отличается от динамической?
2. Что является элементарной ячейкой памяти в статическом ОЗУ? В динамическом ОЗУ?
3. Какими техническими параметрами характеризуется запоминающее устройство?
4. Чем ПЗУ отличается от ОЗУ?
5. Назовите достоинства и недостатки каждого типа памяти.